

# RISC vs CISC – Questões comentadas

*Daniel Martins*

1) FCC – Em relação à arquitetura de computadores INTEL, considere:

I. Um processador CISC é capaz de executar várias centenas de instruções complexas diferentes. Tal versatilidade é o ponto principal na adoção dessa arquitetura exclusivamente para os processadores Intel.

II. Tendo como característica a execução de poucas instruções simples, a arquitetura CISC é muito mais rápida que a RISC. Os processadores utilizam essa arquitetura, inclusive pela vantagem de terem menor número de circuitos internos e poderem trabalhar em frequências mais baixas.

III. Os processadores atuais utilizam a arquitetura híbrida CISC/RISC, que se caracteriza pela aceitação apenas de instruções CISC (conhecidas como instruções CISC x86), que, após decodificadas, são executadas como instruções RISC (conhecidas como microinstruções).

Está correto o que se afirma em

- a) I, apenas.
- b) I e II, apenas.
- c) I, II e III.
- d) II e III, apenas.
- e) III, apenas.

## **Comentário:**

I – A adoção da arquitetura CISC não é exclusiva de processadores Intel, estando presente também, por exemplo, em processadores AMD e na família x86.

II – RISC que tem poucas instruções. CISC tem instruções complexas, executando múltiplas operações quando uma instrução é dada. CISC possui o hardware mais complexo.

III – **CORRETA.** Os processadores atuais tendem a ser híbridos, sendo uma mistura de arquitetura CISC com núcleo RISC. As instruções mais complexas são interpretadas e transformadas em conjuntos de instruções mais simples, com resultado equivalente, e executadas pelo núcleo RISC.

Gabarito: E

---

---

2) ESAF (Adaptada) – Julgue o item a seguir.

A arquitetura RISC é um tipo de projeto de microprocessador desenvolvido para proporcionar processamento rápido e eficiente com um conjunto de instruções relativamente pequeno. Ela especifica que o microprocessador possui poucas instruções, mas cada uma delas é otimizada para que sejam executadas muito rapidamente, em geral, dentro de um único ciclo de relógio.

**Comentário:**

Perfeito. RISC preza pela simplicidade. Possui conjunto de instruções pequeno, com poucas instruções. Objetivo: simplificar as instruções de modo a serem executadas mais rapidamente. Um ciclo de clock por instrução.

Gabarito: C

---

3) ESAF – São características consideradas específicas de um computador com um conjunto reduzido de instruções ou RISC (*Reduced Instruction Set Computer*).

- I. Tamanho de instrução único.
- II. Apenas 1 operando endereçado na memória por instrução.
- III. Uso de endereçamento indireto.

Assinale a opção verdadeira.

- a) Apenas I e II são verdadeiras.
- b) Apenas I e III são verdadeiras.
- c) Apenas II e III são verdadeiras.
- d) I, II e III são verdadeiras.
- e) I, II e III são falsas.

**Comentário:**

I – **CORRETA.** RISC possui instruções com mesmo tamanho, sendo este FIXO.

II – **CORRETA.** RISC endereça apenas um operando na memória por instrução. Instruções que fazem referência a duas posições na memória levariam uma grande quantidade de ciclos para completar e foram descartadas. Assim, processadores RISC leem ou escrevem apenas uma posição por instrução.

III – **ERRADA.** Atentar para o comando da questão: “São características consideradas específicas...”. O endereçamento direto é usado tanto em processadores RISC quanto CISC.

Gabarito: A

---

---

4) ESAF – Em uma Arquitetura RISC

- a) há poucos registradores.
- b) há pouco uso da técnica pipelining.
- c) as instruções possuem diversos formatos.
- d) as instruções são realizadas por microcódigo.
- e) as instruções utilizam poucos ciclos de máquina.

**Comentário:**

Características da arquitetura RISC: muitos registradores, uso em larga escala de pipeline, instruções com poucos formatos, sem uso de microcódigo (usado no CISC), instruções com poucos ciclos de máquina – em geral, um ciclo de clock por instrução.

Atentar para o fato de aprendermos e termos gravado na cabeça a máxima “um ciclo de clock por instrução”. No entanto, instruções RISC podem ter mais de um ciclo por instrução. Tendo 1, 2 ou 3, não deixa de serem poucos.

Gabarito: E

---

5) ESAF – Na questão, assinale a opção correta.

- a) Um computador possui, aproximadamente, 250 micro-instruções básicas, que são executadas por sensores eletrônicos.
- b) Os microprogramas de armazenamento definem a linguagem fonte de um computador CISC.
- c) Os microcircuitos definem a linguagem de máquina de instruções CISC em um programa RISC.
- d) Um computador depende de, aproximadamente, 25 memórias básicas, que são integradas por circuitos eletrônicos.
- e) Os microprogramas definem a linguagem de máquina de um computador CISC.

**Comentário:**

Típica questão que joga muitos termos complicados para confundir o candidato. Quando for assim, fazer o simples: procurar uma alternativa 100% certa!

A CISC é caracterizada por ter o controle por meio de microcódigo, tendo os microprogramas definindo sua linguagem de máquina.

Gabarito: E, e segue o jogo!

---

6) ESAF – Assinale a opção correta relativa a características das arquiteturas RISC e CISC.

- a) CISC: instruções executadas pelo hardware. Instruções em diversos formatos. Instruções com poucos modos de endereçamento. Pouco uso da técnica de pipelining.
- b) RISC: muitas instruções. Instruções executadas pelo hardware. Instruções com formato fixo. Instruções utilizam múltiplos ciclos. Arquitetura com poucos registradores.
- c) RISC: poucas instruções. Instruções executadas pelo hardware. Instruções com diversos formatos. Arquitetura com poucos registradores. Pouco uso da técnica de pipelining.
- d) CISC: instruções executadas por microcódigo. Instruções com formato fixo. Instruções com diversos modos de endereçamento. Arquitetura pipelining.
- e) RISC: poucas instruções. Instruções executadas pelo hardware. Instruções com formato fixo. Instruções utilizam poucos ciclos de máquina. Arquitetura com muitos registradores.

**Comentário:**

Questão clássica embaralhando os conceitos das duas arquiteturas.

Letra A é eliminada quando fala em instruções executadas pelo hardware e poucos modos de endereçamento.

Letra B é eliminada de cara por falar que RISC tem muitas instruções. Suas instruções também são executadas em poucos ciclos, além de ser uma arquitetura com muitos registradores.

Letra C é eliminada por falar em RISC com diversos formatos de instruções. RISC também utiliza em larga escala a técnica de pipeline.

Letra D é eliminada por falar em CISC com instruções de formato fixo. Atenção! Apesar de usar menos o pipeline, esta técnica é também utilizada na CISC.

Gabarito: E

---

7) ESAF (Adaptada) – Julgue o item a seguir.

Arquiteturas RISC (*Reduced Instruction Set Computer*) têm as seguintes características: uma instrução por ciclo, operações realizadas de registrador para registrador, modos de endereçamento simples e formatos de instruções simples. Já a arquitetura CISC possui como características típicas: instruções de 4 bytes, inexistência de suporte a alinhamento arbitrário de dados para operações de carga ou armazenamento.

**Comentário:**

A primeira frase está correta em relação à RISC. No entanto, a segunda frase associa as características supracitadas à arquitetura CISC, sendo estas da arquitetura RISC.

Se complicou demais, basta achar um erro no item, e ele está presente quando fala em CISC com instruções de 4 bytes, dando a entender que **TODAS as instruções** desta arquitetura tem esse tamanho. Sabemos que as **instruções da CISC tem tamanhos variados.**

Gabarito: E

---

8) CESPE – A arquitetura de computadores servidores, usados para abrigar funções e serviços essenciais para uma organização, tem evoluído no sentido da substituição gradativa de computadores do tipo *mainframe* por um número reduzido de servidores menores dentro de uma arquitetura de processamento distribuído, ainda que essa tendência seja avaliada como inadequada em alguns casos.

Acerca da organização e arquitetura desse novo tipo de servidores, julgue o seguinte item.

Os principais processadores RISC usados atualmente em servidores possuem arquitetura superescalar, o que permite a execução de múltiplas instruções simultâneas por meio de uma estrutura de *pipeline* interna, normalmente transparente ao programador.

**Comentário:**

**RISC utiliza pipeline em grande escala.** Correto!

Gabarito: C

---

---

9) ESAF – Assinale a opção correta.

- a) Na arquitetura CISC as instruções utilizam poucos ciclos de máquina.
- b) Na arquitetura RISC o processador possui muitas instruções de máquina, executáveis diretamente pelo hardware.
- c) Na arquitetura RISC há instruções com diversos formatos.
- d) Na arquitetura CISC os processadores já possuem instruções complexas que são interpretadas por microprogramas.
- e) Na arquitetura RISC há poucos registradores.

**Comentário:**

Outra questão clássica, e, portanto, moleza.

Letra A – CISC possui muitos ciclos de máquina por instrução.

Letra B – RISC possui poucas instruções, executadas diretamente pelo hardware.

Letra C – RISC tem instruções com poucos formatos.

Letra D – Na mosca. CISC possui instruções complexas interpretadas por microprogramas.

Letra E – RISC possui muitos registradores.

Gabarito: D

---

10) ESAF – Em uma arquitetura CISC

- a) as instruções utilizam poucos ciclos de máquina.
- b) há muitos registradores.
- c) há uso integral da técnica de pipelining.
- d) as instruções são executadas por microcódigo.
- e) as instruções possuem formato fixo.

**Comentário:**

Mais do mesmo. CISC: instruções com muitos ciclos, poucos registradores, uso (não integral) de pipelining, instruções executadas por microcódigo, instruções de tamanho variado.

Gabarito: D

---

11) ESAF – O código executável de um processador CISC

- a) é interpretado por microprogramas durante sua compilação, gerando microinstruções, que são interpretadas pelo hardware.
- b) é armazenado durante sua interpretação, gerando comandos na linguagem fonte, que são executados pelo hardware.
- c) é interpretado por microprogramas anteriormente à sua execução, gerando instruções compiláveis, que são executadas pelo software de execução.
- d) é interpretado por microprogramas durante sua execução, gerando microinstruções, que são executadas pelo hardware.
- e) gera microprogramas após sua execução, decorrentes de peculiaridades operacionais do hardware.

**Comentário:**

O código executável de um processador CISC é interpretado por microprogramas durante sua execução, gerando microinstruções, que são executadas pelo hardware.

Código executável → Interpretado por microprogramas → Gera microinstruções → Executado por hardware.

Gabarito: D

---

12) CESPE – A respeito de arquitetura de computadores, julgue o item a seguir.

RISC e CISC são tecnologias que apresentam soluções semelhantes para problemas de aproveitamento da memória, um dos recursos de *hardware* mais escassos.

**Comentário:**

CISC e RISC apresentando soluções semelhantes para problemas de aproveitamento de memória??? Como instruções RISC são menos numerosas, os compiladores precisam traduzir instruções de alto nível em mais instruções RISC, levando em geral a um maior consumo de memória. A RISC também faz uso mais intenso de registradores, com instruções dotadas de poucos modos de endereçamento. Além do mais, o acesso à memória é feito por instruções dedicadas exclusivamente a este fim, como LOAD e STORE.

A CISC permite que muitas instruções possam acessar a memória, o que já é uma grande diferença da RISC.

Gabarito: E

---

13) CESPE – Os microcontroladores surgiram como arquiteturas microprocessadas dedicadas a aplicações embarcadas e autônomas. Com esse objetivo, eram originalmente mais simples e menos poderosos que os microprocessadores de uso geral. A respeito das características típicas de arquiteturas de microcontroladores, julgue o item que se segue.

A arquitetura RISC (reduced instruction set computer) caracteriza-se por um conjunto de instruções relativamente mais simples que o conjunto disponível nos microprocessadores de uso geral. Em relação aos microcontroladores, de acordo com essa arquitetura, é mais vantajoso ter um hardware de controle mais simples, mesmo que isso implique operações elementares menos poderosas.

**Comentário:**

Um microcontrolador é um pequeno computador em um único chip, possuindo uma unidade de processamento, memórias e portas de E/S. São muito utilizados para desempenhar tarefas especializadas em dispositivos embarcados, muitas vezes funcionando com pequenas baterias.

Assim, manter um hardware de controle simples ajuda a manter o consumo de energia em níveis baixos.

Qual arquitetura tem hardware mais simples? Acertou, miseravi! RISC!

Gabarito: C.

---

---

14) CESPE – Com relação aos processadores utilizados em computadores, julgue o item a seguir.

São características de arquiteturas RISC: mudança da complexidade do *software* para o *hardware*; diminuição do tamanho do código, em troca de um maior número de ciclos por instrução; modos de endereçamento simples que permitem somente que as funções LOAD e STORE acessem a memória, com todas as outras operações do tipo registro-registro.

**Comentário:**

Quando falou em mudança da complexidade para o hardware já começou errado! A RISC tem software mais complexo e hardware mais simples.

Além do mais, a arquitetura que possui código mais simples e menor é a CISC. O item continua errando falando que RISC tem maior número de ciclos por instrução, quando na verdade tem poucos ciclos por instrução.

O outro conceito está de acordo: somente as instruções LOAD e STORE podem acessar diretamente a memória, tendo as outras operações executadas entre registradores.

Gabarito: E

---

15) FCC – Em relação às arquiteturas CISC e RISC, é INCORRETO afirmar:

a) Em RISC, a execução dos comandos é mais rápida e isso tem um preço, pois um processador RISC exige um conjunto de circuitos mais complexos e um número maior de transistores.

b) Muitas máquinas RISC não possuem instruções para multiplicação ou divisão e, por isso, uma operação de multiplicação, por exemplo, é executada por meio de sucessivas somatórias e deslocamentos.

c) CISC possui instruções complexas, o que contrasta com a simplicidade das instruções RISC.

d) Na CISC, qualquer instrução pode referenciar a memória; na RISC, a referência é restrita a Load e Store.

e) Processadores híbridos são essencialmente processadores CISC (para cuidar das instruções mais complexas) com núcleo RISC (para cuidar das instruções mais simples).

**Comentário:**

A letra A já peca ao falar que RISC tem hardware mais complexo. RISC = hardware simples!

Letra B – a banca teve cuidado ao afirmar que muitas (e não todas) máquinas RISC não possuem instrução para multiplicação e divisão. PowerPC mesmo é uma exceção.

Letra C – Perfeito.

Letra D – Perfeito.

Letra E – Perfeito.

Gabarito: A

---

---

16) CESPE – Vários microprocessadores modernos têm sido projetados com base nos conceitos da arquitetura RISC, que vem, cada vez mais, ganhando espaço em relação à arquitetura CISC.

Com relação às arquiteturas RISC e CISC, assinale a opção correta.

- a) Cada instrução RISC individual deve ser a mais complexa e a mais completa possível, de forma que o menor número possível de instruções possa executar qualquer conjunto de tarefas.
- b) As instruções CISC têm sempre tamanho fixo, pois esse procedimento diminui a complexidade do projeto da unidade de controle.
- c) Em geral, as arquiteturas RISC têm apenas um registrador interno, de forma a maximizar a quantidade de acessos à memória, já que o tempo de acesso à memória é muito inferior ao tempo de acesso aos registradores.
- d) Ao contrário da arquitetura RISC, o conjunto de instruções da arquitetura CISC é o mais reduzido possível e, por essa deficiência, os compiladores e montadores para a arquitetura CISC devem ser muito mais complexos, gerando pseudo-instruções que executam tarefas mais complexas e que combinam instruções mais simples.
- e) Diversos microprocessadores RISC fazem uso da técnica denominada pipeline.

**Comentário:**

Letra A – RISC tem instruções simples, e não complexas!

Letra B – Instruções CISC têm tamanho variado. O resto da frase está correto, pois de fato instruções de tamanho fixo – como é o caso da RISC – diminuem a complexidade do projeto de uma unidade de controle.

Letra C – Já estaria errada no conceito final da frase, pois acesso a registradores são mais rápidos do que acessos à memória. A RISC realiza acesso à memória apenas nas instruções LOAD e STORE.

Letra D – Inverteu as arquiteturas. RISC que possui conjunto de instruções reduzido.

Letra E – Perfeito, RISC utiliza em larga escala a técnica de pipelining.

Gabarito: E

---

17) ESAF – A arquitetura RISC tem algumas características que a distinguem da arquitetura CISC. Na arquitetura

- a) CISC todas as instruções têm tamanho fixo.
- b) RISC todas as instruções têm tamanho fixo.
- c) RISC um conjunto de instruções deve ser projetado, desconsiderando o pipeline.
- d) RISC os modos de endereçamento são ilimitados. Cálculos complexos de endereços são feitos usando-se uma única operação simples.
- e) CISC todas as instruções levam um único ciclo de clock para executar.

**Comentário:**

Mais do mesmo, né, ESAF?

CISC: instruções de tamanho variado, uso de pipeline, diversos modos de endereçamento, instruções complexas, diversos ciclos de clock por instrução.

RISC: instruções de tamanho fixo, uso em larga escala de pipeline, conjunto mínimo de modos de endereçamento, instruções simples, poucos ou único ciclo de clock por instrução.

Gabarito: B

---



---

18) CESPE – Em relação aos sistemas de numeração, à organização e à arquitetura de computadores, julgue o item a seguir.

Uma das características das arquiteturas RISC é a utilização em larga escala de pipelining.

**Comentário:**

Silvão te pergunta se esse item está certo ou errado valendo 1 milhão de reaissss. Você responde o quê? Tá sabido demais, né? ;)

Gabarito: C

---

19) CESPE – A respeito das arquiteturas de *hardware* RISC e CISC, assinale a opção correta.

- a) A unidade de medida mais eficiente e mais utilizada para a comparação dos processados de ambas as arquiteturas é o MIPS (milhões de instruções por segundo).
- b) As máquinas RISC executam instruções com maior rapidez do que as máquinas CISC, já que o faz por meio de subprogramas e não por meio da execução direta pelo hardware.
- c) Diversamente do que ocorre na arquitetura RISC, na CISC as chamadas de funções ocorrem basicamente no processador, empregando-se um número menor de registradores, o que contribui para um aumento no desempenho total do processador.
- d) Na arquitetura CISC, não se permite a utilização de muitos modos de endereçamento para realizar uma instrução que retorne o resultado da divisão de A por B.
- e) O pipelining, execução de várias instruções simultaneamente no processador, é utilizado tanto em máquinas RISC quanto CISC.

**Comentário:**

Questão mais bem elaborada. De novo, vai na alternativa sem erro!

Letra A – A utilização de MIPS pode gerar *resultados ambíguos*, pois cada processador executa uma instrução de modo diferente do outro, além de ter um conjuntos de instruções diferentes. A unidade de medida mais adequada para tal comparação é o MFLOPS (*milhões de operações de ponto flutuante por segundo*), e os testes devem ser realizados sempre com o mesmo programa.

Letra B – **RISC executa instruções por meio de hardware.**

Letra C – Na RISC que as chamadas ocorrem dentro do processador, utilizando os registradores.

Letra D – CISC possui muitos modos de endereçamento.

Letra E – Perfeito.

Gabarito: E

---

---

20) FCC – Considere:

Os processadores construídos segundo a arquitetura Complex Instruction Set Computer – CISC possuem uma ... I ... de complexas instruções, ... II ... de endereçamento (a memória), poucos registradores de dados (propósito geral) e processamento controlado por microprograma. A filosofia é que o ... III ... , então um conjunto poderoso de instruções produziria programas executáveis pequenos, ou seja, com poucas instruções.

As lacunas I, II e III são preenchidas, correta e respectivamente, por:

- a) pequena quantidade, poucos modos, hardware é mais rápido que o software
- b) pequena quantidade, vários modos, software é mais rápido que o hardware
- c) grande quantidade, poucos modos, hardware é mais rápido que o software
- d) grande quantidade, vários modos, software é mais rápido que o hardware
- e) grande quantidade, vários modos, hardware é mais rápido que o software

**Comentário:**

I – CISC possui grande quantidade de complexas instruções. Letras A e B descartadas.

II – CISC possui vários modos de endereçamento à memória. Letra C descartada.

III – De fato o hardware é mais rápido que o software. Assim, temos a letra E como correta. Com várias instruções disponíveis, programadores produzem programas pequenos, que são executados mais rapidamente por seu conjunto de hardware mais complexo.

Gabarito: E

---

21) FCC – Com relação à organização da arquitetura de computadores, considere:

- I. Um grande número de registradores de propósito geral e/ou o uso de tecnologia de compiladores para otimizar o uso de registradores.
- II. Um conjunto de instruções simples e limitado, com formato fixo.
- III. Ênfase na otimização do pipeline de instruções.
- IV. Instruções de máquina interpretadas por um microprograma localizado em uma memória do circuito integrado do processador.

Embora os sistemas RISC tenham sido definidos e projetados de muitas maneiras e por grupos diferentes, os elementos compartilhados pela maioria dos projetos são os descritos APENAS em

- a) I, III e IV.
- b) I, II e III.
- c) II e IV.
- d) I e IV.
- e) II e III.

**Comentário:**

A questão quer as características presentes na maioria dos projetos RISC. Mais fácil que a tabela alemã na zaga brasileira no 7x1. Mas calma que o hexa vem!

I – Perfeito: grande número de registradores e compiladores otimizando o uso de registradores.

II – Perfeito: conjunto simples de instruções, com tamanho limitado (fixo).

III – Perfeito: uso da tecnologia de pipeline para otimizar a execução.

IV – Instruções interpretadas por microprograma é característica da CISC.

Gabarito: B

---

22) CESPE – Acerca da arquitetura de servidores, julgue o item seguinte.

Atualmente, os fabricantes de computadores têm adotado exclusivamente a arquitetura RISC para o desenvolvimento de chips para processadores, dado o melhor desempenho dessa arquitetura em relação à arquitetura CISC.

**Comentário:**

Atenção especial para a palavra **exclusivamente** no item. 59,73% de chance do item estar incorreto! A **tendência atual** é que sejam fabricados processadores utilizando uma **arquitetura híbrida CISC/RISC**. Assim, instruções mais complexas são interpretadas e transformadas em conjuntos de instruções mais simples (com resultado equivalente) e executadas pelo núcleo RISC.

Gabarito: E

---

23) FCC – O Centro de Computação da UFMG adquiriu um computador cuja Unidade Central de Processamento (UCP) possui como principais características:

I. múltiplos modos de endereçamento;

II. poucos registradores, que são especializados;

III. tamanho e tempo de execução das instruções dependentes do modo de endereçamento utilizado.

Com base apenas nessas características, é correto afirmar que essa UCP pode ser classificada como

a) CISC.

b) CISC-II, por se tratar de uma evolução da arquitetura CISC.

c) nem RISC e nem CISC.

d) RISC e CISC, por apresentar características das duas arquiteturas.

e) RISC.

**Comentário:**

Múltiplos modos de endereçamento? CISC!

Poucos registradores? CISC!

Tamanho de instruções variáveis? CISC!

Gabarito: Lentra A

---

---

24) CESPE – Acerca dos sistemas operacionais modernos, julgue o item a seguir.

As principais características de uma arquitetura RISC incluem a presença de grande número de registradores de uso geral, formato de instruções uniforme e sistema de endereçamento complexo.

**Comentário:**

Pegou o potinho, serviu o sorvete, calda de chocolate, embelezou todo...e no fim enfiou na testa!

RISC: muitos registradores de uso geral, tamanho fixo ou uniforme de instruções e ausência de endereços complexos.

Gabarito: E

---